

PUB-NO: JP404186725A  
DOCUMENT-IDENTIFIER: JP 04186725 A  
TITLE: LASER ANNEALING DEVICE AND ALIGNMENT METHOD

PUBN-DATE: July 3, 1992

INVENTOR-INFORMATION:

NAME

COUNTRY

OGAWA, KAZUHIRO

MOCHIZUKI, YASUHIRO

ASSIGNEE-INFORMATION:

NAME

COUNTRY

HITACHI LTD

APPL-NO: JP02313877

APPL-DATE: November 21, 1990

INT-CL (IPC): H01L 21/268; H01L 21/20; H01L 27/146; H01L 29/784

ABSTRACT:

PURPOSE: To simplify alignment at the time of local laser annealing without using a mask by forming an alignment pattern on a base film of a crystallize film and utilizing transmitted light of laser light to perform alignment.

CONSTITUTION: A sample 17 with alignment patterns formed on both ends of a crystallized region is set on a stage 16, and two alignment laser beams 10 are applied to the two alignment patterns. Transmitted light from the sample 17 is sensed by a photodetector 12 placed on a back of a substrate. Alignment is done by micro-scanning in X- and Y-directions so that the transmitted light is maximum. A signal sensed by the photodetector 12 is calculated by a signal processing circuit 13, and the results are transmitted to a feedback mechanism 14. The feedback mechanism 14 instructs a scanning direction of the stage 16 to a stage controller 15 so that the transmitted light is maximum. This process allows automatic alignment.

COPYRIGHT: (C)1992,JPO&Japio

## ⑫ 公開特許公報(A) 平4-186725

⑤ Int. Cl.<sup>5</sup>H 01 L 21/268  
21/20  
27/146  
29/784

識別記号

B

庁内整理番号

7738-4M  
9171-4M

⑬ 公開 平成4年(1992)7月3日

8233-4M  
9056-4MH 01 L 27/14  
29/783 1 1 C  
F

審査請求 未請求 請求項の数 10 (全6頁)

⑭ 発明の名称 レーザアニール装置及びアライメント法

⑯ 特 願 平2-313877

⑰ 出 願 平2(1990)11月21日

⑱ 発 明 者 小 川 和 宏 茨城県日立市久慈町4026番地 株式会社日立製作所日立研  
究所内⑲ 発 明 者 望 月 康 弘 茨城県日立市久慈町4026番地 株式会社日立製作所日立研  
究所内

⑳ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉑ 代 理 人 弁理士 小川 勝男 外2名

## 明 細 書

## 1. 発明の名称

レーザアニール装置及びアライメント法

## 2. 特許請求の範囲

1. 透明基板とその基板上に形成された不透明の薄膜パターン及び半導体薄膜とを有する薄膜半導体装置のレーザアニール法において、前記不透明の薄膜のパターンにレーザ光が透過するようにアライメント用パターンを加工形成し、前記レーザ光を前記パターンに照射し、その透過光を検出することにより位置合わせすることを特徴とするアライメント法。

2. アニール用レーザ及びその光学系並びにサンブル走査用ステージを有するレーザアニール装置において、レーザ光を透過するアライメント用パターンが形成された薄膜半導体装置にアライメント用レーザを照射し、その透過光を基板裏面に設置された受光素子で検出して、ステージあるいはレーザ光を移動させるフィードバック機構を備えることで、局所レーザアニール時

のアライメントを正確に行うことを特徴とするレーザアニール装置。

3. 請求項1において、アライメント用レーザの発振波長を赤外光領域とすることを特徴とするアライメント法。

4. 請求項2において、アライメント用レーザの発振波長を赤外光領域とすることを特徴とするレーザアニール装置。

5. 請求項1において、アライメント用レーザの発振形式を連続発振とすることを特徴とするアライメント法。

6. 請求項2において、アライメント用レーザの発振形式を連続発振とすることを特徴とするレーザアニール装置。

7. 請求項1において、半導体薄膜が非晶質シリコンであることを特徴とするアライメント法。

8. 請求項2において、レーザアニール時に受光素子に結晶化用レーザが照射されない機構を設けることを特徴とするレーザアニール装置。

9. 薄膜トランジスタ駆動方式の液晶表示装置用

薄膜トランジスタの製造方法における、ガラス基板上にゲート電極配線、ゲート絶膜、シリコン半導体膜を形成した後、シリコン半導体膜を局所的にレーザアニールする工程において、ゲート電極・配線層にアライメント用パターンをレーザ光が透過するように加工形成し、前記パターンにアライメント用レーザを照射し、その透過光を検出することによりアライメントすることを特徴とする薄膜トランジスタの製造方法。

10. 薄膜トランジスタ駆動方式のイメージセンサの製造方法におけるガラス基板上にゲート電極配線、ゲート絶膜、シリコン半導体膜を形成した後、シリコン半導体膜を局所的にレーザアニールする工程において、ゲート電極・配線層にアライメント用パターンをレーザ光が透過するように加工形成し、前記パターンにアライメント用レーザを照射し、その透過光を検出することによりアライメントすることを特徴とする薄膜トランジスタの製造方法。

のみを局所レーザアニールし、多結晶シリコンに改質することが考えられている（特開昭62-109026号）。

〔発明が解決しようとする課題〕

照射領域の限定に関する上記従来技術は、開口部を設けたマスクを使用している。しかし、薄膜半導体層を結晶化させる場合、高エネルギーでレーザビームを照射する必要がある、マスクが変形し開口部パターン精度の劣化が著しい。又、マスク材質がレーザ光照射により飛散し、ザンブルに付着するおそれもある。

一方、液晶表示装置の製造プロセスにレーザアニールプロセスを適用する場合においては、局所レーザアニール時のアライメントに関する記載は従来見られない。しかし、液晶表示装置の駆動回路を画素と同一基板上に内蔵する場合、アニール領域が微細となるため正確にアライメントする必要があり、上記アライメントは局所レーザアニール時の重要な課題となる。

本発明は、マスクを使用せずに局所レーザアニ

### 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は半導体薄膜の局所レーザアニール時のアライメント法及びその装置に関する。

〔従来の技術〕

従来、局所レーザアニール時の電子ビームやレーザビームの照射領域の限定に関しては、特開昭62-206820号公報に記載のようにマスクを使用している。具体的には、マスクに開口部を設け、前記開口部を所定の寸法とし、マスク開口部と試料との相対的な位置を所定の関係に合わせた後、マスクの開口幅よりも大きな幅のビームを走査することでアニール領域をマスクの開口下の領域に限定している。

又、薄膜トランジスタをスイッチング素子として供えた液晶表示装置において、多結晶シリコンから成る周辺駆動回路をアモルファスシリコンから成る画素用トランジスタと同一基板上に内蔵しようとした場合、全面にアモルファスシリコン膜を形成した後、周辺駆動回路部分のシリコン膜

アニール時のアライメントを容易に行うことを目的としており、さらに前記目的を実現するためのレーザアニール装置を提供することを目的とする。

〔課題を解決するための手段〕

本発明は上記目的を達成するために、被結晶化膜の下地膜にアライメント用パターンをレーザ光が透過するように加工形成し、局所レーザアニール時に前記パターンにアライメント用レーザを照射し、その透過光を基板裏側に設置された受光素子により検出する。さらにフィードバック機構により、前記受光エネルギーに応じてレーザ光あるいは試料を移動させ、微小アライメントを実施する。このようにレーザ光の透過光を利用しアライメントすることにより、従来のようにマスクを使用せずに照射領域が限定できる。又、基板裏側に設置された受光素子は、レーザアニールの際に高エネルギーのレーザ光が照射されないように照射領域外に移動するようにしておくことで、受光素子の特性劣化も防止できる。

〔作用〕

アライメント用パターンは、レーザ光を透過するように加工形成し、アライメント用レーザの光軸が基板上に形成したアライメント用パターンに一致した時に透過光が最大となるように設計する。アライメント方法としては、前記パターンにレーザ光を照射し、その透過光を基板裏側に設置した受光素子により検出する。上記受光素子により検出した透過光が最大となるようにステージあるいはレーザ光をX-Y方向に微小走査させる。

上記アライメントを結晶化用レーザを走査する始点及び終点で行なうことで、容易にレーザ走査領域を限定することができる。

又、マスク等を使用しないためレーザアニールの際にマスク材料が飛散し、試料に付着されることもなくなり良好な局所結晶化が可能となるとともに、マスク等のコストも不要となる。

#### 【実施例】

以下、本発明の一実施例を示すレーザアニール装置を第1図に示す。レーザアニール装置は、結晶化用レーザ11と2本のアライメント用レーザ

10、さらにサンプル17をセットするステージ16と透過光を検出する受光素子12並びに信号処理回路13、フィードバック機構14、ステージ制御機構15から成されている。例えば、結晶化用レーザ11にはXeClエキシマレーザやアルゴンレーザを使用し、アライメント用レーザ10には連続発振のYAGレーザなどを使用する。例えば、第1図に示すX方向にレーザアニールする場合について述べる。第2図(a)に示すように、結晶化させる領域のX方向の距離をX。とすると、予め2本のアライメント用レーザ10は光学系により $X_1$ 、 $X_2$ の位置に $X_2 - X_1 = X$ が成立するように調整しておく。次に、結晶化領域の両端にアライメント用パターンが形成されているサンプル17をステージ16にセットし、2本のアライメント用レーザ10を照射する。サンプル17からの透過光は、基板裏側に設置された受光素子12により感知される。その透過光が最大となるようにX方向、Y方向に微小走査することでアライメントす

る。受光素子12により感知された信号は、信号処理回路13により演算され、その結果をフィードバック機構14に送信する。そして、透過光が最大となるようにフィードバック機構14がステージ制御装置15にステージ16の走査方向を指示する。上記工程により、自動的にアライメントされる。次に実際のアライメント方法を示す。ここではレーザ光を走査する場合について述べる。第2図(b)に示すように、最初X(+)方向にレーザ光を微小走査した時に、透過光強度Iが増加するような場合は、そのままX(+)に走査する。走査を続けると第2図(c)のような状態となり、透過光強度Iが減少し始める。そこで、次に逆にX(-)方向に走査する。これを数回繰り返し、第2図(d)のように透過光強度Iが最大となるような位置に固定する。この時の透過光強度Iの変化を第2図(e)に示す。また、最初X(+)方向に走査した時に透過光強度Iが減少した場合には、X(-)方向に走査してやることで第2図(e)に示したものと同様な透過光強度Iの変化が得られる。

X方向の位置が固定したら、次に同じ作業をY方向に関して行うことで、アライメント用レーザ10の光軸とアライメント用パターンを一致させることができる。又、レーザ光を走査する代わりにステージを走査しても良い。

上記操作を信号処理回路13及びフィードバック機構14により自動的に行うことにより精度良くかつ高速に行うことが可能となる。

次に、アライメント用パターンについて第3図を用いて説明する。レーザ光に対して非透過のAlやCrなどの金属膜を堆積後、第3図に示すようにレーザ光が透過光するようにAlやCr膜を選択除去後、半導体薄膜を形成する。レーザ光の形状が円形の場合、パターン形状は、短径方向の長さがビーム径と同一の楕円形や、あるいはビーム形状と同一の円形とする。この様にすることで、レーザ光がパターンの中心に合ったときに透過光が最大となる。

結晶化用レーザのビーム幅は、光学系により結晶化領域の幅に合わせておくかあるいは結晶化領

域の幅よりも小さくしておき、数回レーザビームをスキヤニングするようにする。上記方法により所望の領域のみ精度良くレーザアニールすることができる。

第4図、第5図に本発明の一実施例として、薄膜トランジスタをスイッチング素子として供えたアクティブマトリクス方式の液晶表示装置に適用した場合を示す。駆動回路を画素と同一の基板上に形成する際に、回路の駆動能力を増すためにガラス基板上に形成した非晶質シリコン膜の回路内蔵部分のみを局所レーザアニールする必要がある。その際のレーザアニール領域の設定に本発明を適用した。まずトランジスタのゲート電極となるA<sub>1</sub>をスパッタ法により2800Å堆積する。その後、画素部41及び回路部42、43はホットエッチングによりゲート電極にパターニングする。又、第4図に示すように回路内蔵部42、43の両端にレーザ光が透過するようにゲート電極パターンと同一のホットエッチング工程によりA<sub>1</sub>を選択除去し、第3図に示すようなアライメント用パ

ターン44を形成する。その後ゲート電極となる部分を陽極化成した後、プラズマCVD法によりSiN膜52を350℃で2000Å、a-Si膜53を300℃で1500Å連続形成する。この時の断面構造図を第5図に示す。そこで第1図に示すレーザアニール装置を使用し、駆動回路の内蔵部分のみを局所的に結晶化させる。まず第4図に示す信号回路部42となる結晶化領域両端のアライメント用パターン44にアライメント用レーザを照射し、本発明の方法によりアライメントする。又、アライメント終了後、信号回路部42をレーザアニールし、非晶質シリコンを多結晶シリコンに改質する。その後、ステージを90°回転し、信号回路部42の結晶化と同様なレーザアニールプロセス（アライメントも含めて）を走査回路部43に適用する。前記プロセスにより、回路内蔵部の結晶化が精度良く実現できる。その後、プラズマCVD法により、n-Si膜を250℃で400Å堆積する。さらにスパッタ法により、Cr膜を600Å、A<sub>2</sub>膜を3700Å堆積し、

ホットエッチングによりソース・ドレイン電極にパターニングする。上記プロセスにより、駆動回路内蔵型液晶表示装置を実現できる。

次に、第6図にイメージセンサ製造工程に本発明を適用した場合の一実施例を示す。センサ部61の駆動用回路62をセンサと同一基板上に形成する場合、上記液晶表示装置同様に回路部を局所レーザアニールし、多結晶シリコンにする必要がある。センサ及び回路部を構成する各膜の堆積条件及びレーザアニール時のアライメント方法は前記液晶表示装置と同様である。本発明のアライメント法により、駆動回路内蔵型イメージセンサが実現できる。

#### 〔発明の効果〕

以上述べたとおり、本発明によればマスクを使用せずに局所レーザアニール時のアライメントを容易に行うことができる効果がある。さらに、本発明のレーザアニール装置により、前記アライメントを精度良く行うことができる効果もある。

#### 4. 図面の簡単な説明

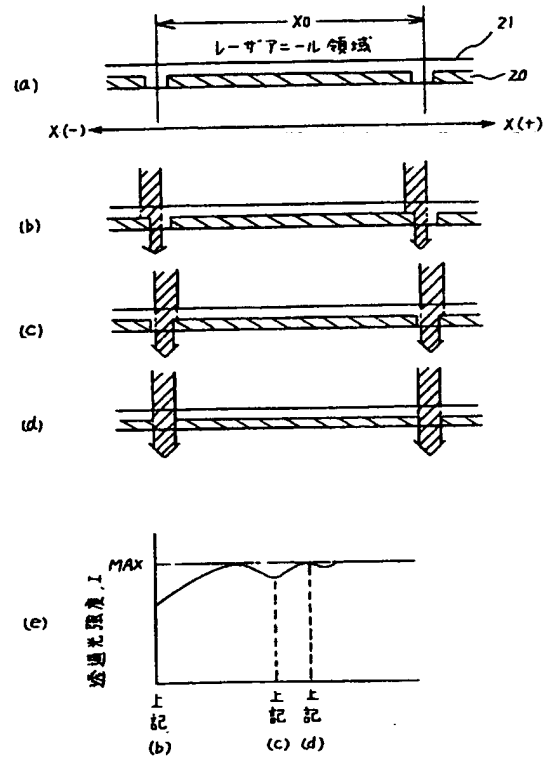
第1図は本発明の一実施例を示すレーザアニール装置の概略図、第2図はアライメント方法の概略図、第3図はアライメント用パターンの平面模式図、第4図は周辺回路内蔵型液晶表示装置の平面図、第5図は回路内蔵部の構造図、第6図はイメージセンサ製造工程に本発明を適用した場合の実施例を示す図である。

10…アライメント用レーザ、11…結晶化用レーザ、12…受光素子、13…信号処理回路、14…フィードバック機構、15…ステージ制御装置、16…ステージ、17…サンプル、20…非透過膜、21…結晶化膜、30…アライメント用パターン、40…ガラス基板、41…画素部、42…信号回路部、43…走査回路部、44…アライメント用パターン、51…A<sub>1</sub>膜、52…SiN膜、53…a-Si膜、61…センサ部、62…駆動用回路部。

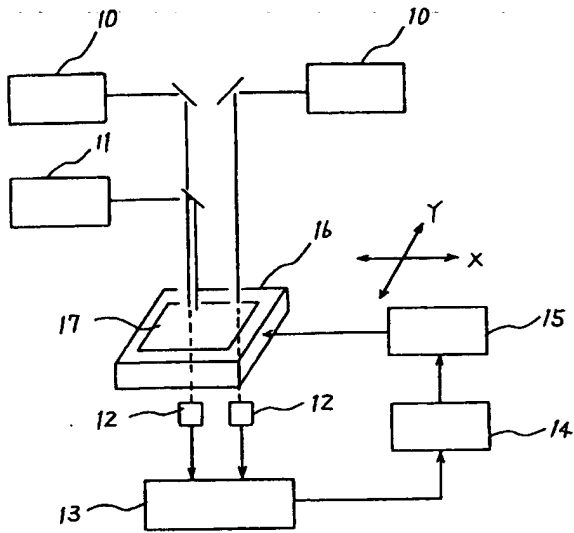
代理人 弁理士 小川勝男



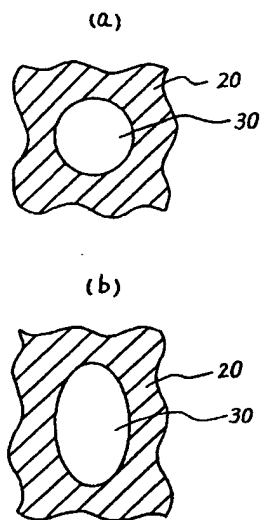
第 2 図



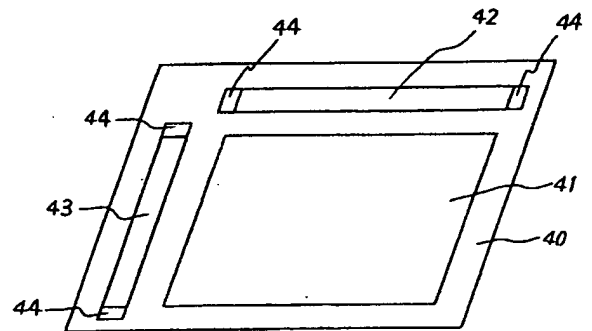
第 1 図



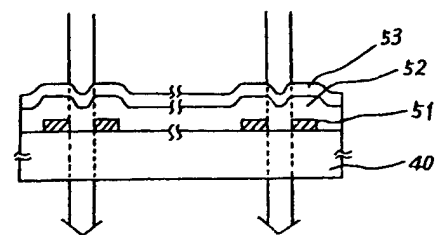
第 3 図



第 4 図



第 5 図



第 6 図

